

AFDX终端系统硬件设计与应用研究

彭杰,董文岳,蒋晓华,代威威

(珠海欧比特控制工程股份有限公司,广东 珠海,519080)

摘要:本文在研究航空全双工交换式以太网(Avionics Full Duplex Switched Ethernet, AFDX)实时传输协议的基础上,分析了AFDX网络的组成架构,设计了双冗余AFDX终端系统的硬件系统,并分析了整个硬件系统的各个模块的设计和功 能,为AFDX网络交换机的研发打下了良好的基础。

关键词:AFDX终端;实时以太网;AFDX交换机;PCI9056

中文分类号:TN915

文献标识码:A

AFDX Terminal System Hardware Design and Applied Research

PENG Jie, DONG Wen-yue, JIANG Xiao-hua, DAI Wei-wei

(Zhuhai Orbita Control Engineering Co., Ltd. Zhuhai 519080, China)

Abstract: This paper based on Aviation full-duplex switched Ethernet (Avionics Full Duplex Switched Ethernet, AFDX) real-time transport protocol, analysis the composition of the AFDX network, design a dual-redundant AFDX ES hardware system, and analysis the design and functionality of the various modules of the entire hardware system, lay a good foundation for the research and development of the AFDX switch network.

Key words: AFDX terminal; real-time ethernet; AFDX switch; PCI9056

1 引言

AFDX是目前世界上较先进的航空电子网络数据传输技术之一,与常规以太网相比,它具有实时性、可靠性高、带宽大和集成度高等特点,在航空电子领域隐藏着巨大应用潜力。文献^[1-2]从实时性的角度研究了AFDX网络的端到端延迟性;文献^[3]从可靠性角度分析AFDX冗余调度管理;文献^[4]分析了

AFDX终端IP核的实现方法。本文在研究AFDX航电系统网络传输协议的基础上,分析基于PCI接口的AFDX端系统的硬件实现架构,并着重分析硬件系统各个组成部分的功能。

2 AFDX系统概述

航空全双工交换式以太网(Avionics Full Duplex

Switched Ethernet, AFDX) 是基于以太网的实时应用协议, 也称作 ARINC664。AFDX 主要用于互连航空飞行器中的电子系统, 如发动机、飞行控制部件、巡航系统等。一般来说, AFDX 系统包含以下几部分:

1) 航电子系统: 传统的航电子系统就是飞行器上的各个电子系统, 比如飞行计算系统, 全球定位系统, 轮胎压力监测系统等。每个航电子系统都包含了一个嵌入的端接口 (End System), 通过端接口将各个航电子系统互联起来。

2) 终端系统接口: 为各个航电子系统提供 AFDX 接口, 保证数据在各个子系统之间进行安全、可靠的传输。端接口为各个子系统提供可编程的应用接口 (API)。

3) AFDX Interconnect-AFDX 交换机: AFDX 交换机是 AFDX 网络的通信神经中枢, 它接收来自每个以太网物理接口的输入分组, 并按照目的地址将该分组转发至交换机相应的输出端口, 同时也可以通过网络为航电子系统和外部的 IP 网络之间建立联系。

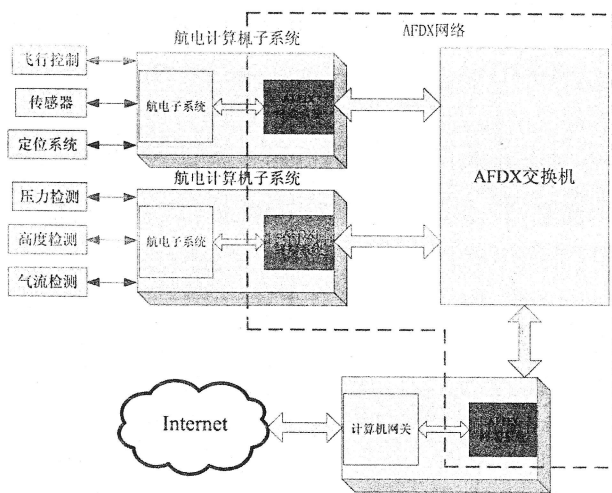


图 1 AFDX 网络系统框图

3 终端系统硬件设计

本文设计的 AFDX 终端系统包括 FPGA 控制模块、PCI 接口模块、双冗余 PHY 模块和 SRAM 缓存模块。

3.1 终端系统总体结构

本文设计的 AFDX 端系统硬件架构如图 2 所示。各模块的功能如下:

PCI 接口模块: 实现 PCI 总线的接口协议功能, 实现 FPGA 与上位机进行数据的通信;

FPGA 控制模块: 实现 AFDX 协议栈特有的全部功能, 如流量整形、虚拟链路调度、完整性检查、冗余管理、以太网 MAC 层功能、与 PCI9056 通信接口等功能;

SRAM 缓存器: 存储发送虚链路和接收虚链路的数据、端系统的配置数据和端系统运行需用到的其他数据;

PHY 模块: PHY 芯片实现以太网物理层的接口功能。

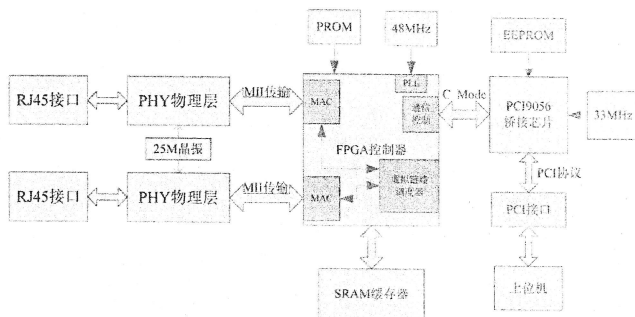


图 2 AFDX 终端系统结构框图

3.2 双冗余 PHY

为了设计高可靠性的 AFDX 终端系统, 一般情况下, 在 AFDX 系统中设计 2 个独立的交换网络, A 网络与 B 网络。发送端系统发送的数据帧被复制后, 分别发送到 A, B 网络中。因此, 在通常情况下, 接收端系统都会收到 2 个互为冗余的数据帧。

在虚电路和冗余网络接收端, 冗余帧处理的基本规则是: 首先, 进行完整性检查, 即检查成功到达帧的帧序号是否符合顺序要求; 然后, 进行冗余处理, 端系统确定是接收该帧, 还是由于这个帧一个拷贝已经抵达而丢弃。在实际算法应用中, 通常将完整性检查和冗余管理放在一起解决, 并把这种发送端、冗余链路和接收端的冗余帧处理机制统称为冗余管

理系统。本设计中 PHY 物理层芯片选择 MARVELL 公司生产的型号为 88E1111 的 PHY 芯片, 该芯片性能稳定, 支持 10/100/1000M 以太网传输, 支持 GMII, RGMII, SGMII, TBI, RTBI 等通信传输模式, 为了双冗余 PHY 接口实现同步数据传输, 本设计中, 为了 PHY 的时序完全同步, 这里双 PHY 共用一个 25MHz 的有源晶振。

3.3 FPGA 控制器

FPGA 控制器实现 AFDX 协议栈的全部功能, 如流量整形、虚拟链路调度、完整性检查、冗余管理、以太网 MAC 层功能、与 PCI9056 通信接口等功能。本设计中 FPGA 采用 Altera 公司的 EP3C55F48417N 芯片, 下面分端系统发送和接收两个方面简单介绍 AFDX 协议栈工作过程:

端系统协议芯片中的发送模块, CPU 控制模块经由 PCI 接口通过 DMA 方式, 将航电子系统中的数据帧传送到 SDRAM 中。发送模块依照一定的调度算法调度到相应 VL 后, 计算得出该帧缓存的地址, 从该帧缓存起始地址开始, 每次 4Bytes 将数据帧取出, 添加序列号 (SN) 后, 同时发往 MAC, MAC 模块对数据帧添加帧序列校验, 发往 PHY 模块。

端系统协议芯片中的接收模块, PHY 模块检测到物理链路上有数据帧后, 将数据帧取出, 送至 MAC 模块, 端系统协议芯片中的 MAC 模块对数据帧进行 CRC 校验。之后送至接收模块。接收模块将 MAC 模块传来的数据存入自身缓存中, 直至数据帧接收完毕后, 对数据帧进行完整检查、冗余管理。通过该数据帧的 VL 号查询缓存地址, 计算得出空闲缓存地址。之后将该数据帧存入相应缓存中, CPU 控制模块检测到收到新数据帧后启动 DMA, 将数据通过 PCI 接口送至航电子系统中。

3.4 PCI9056 桥接芯片

在 AFDX 终端系统与航电计算机系统之间实现 PCI 通讯有两个方式, 其一就是采用 CPLD 或者 FPGA 专门作为一个独立的模块实现 PCI 协议, 另

外一种方式就是采用专用 PCI 协议芯片。本终端系统设计中从性能稳定性和结构简易性方面出发, 选择用 PLX 公司生产的 PCI9056 芯片, 该芯片可以设置成多种传输模式, 完成 AFDX 与航电计算机之间的通信桥接功能。

在 PCI9056 与本地 FPGA 之间的通信分为直接主模式 (Direct Master Mode)、直接从模式 (Direct Slave Mode) 和 DMA 模式。由于 PCI 通信要 AFDX 网络的 10M/100M 通讯速率, 这里采用直接从模式, 工作时序如图 3 所示, PCI9056 为主, FPGA 为从。LHOLD 为输出, 声明使用本地地址数据总线, LHOLDA 为本地总线申请使用成功的返回信号。LBE[3:0]# 为本地总线使能控制引脚, 这里选择 32 位宽的数据总线。LA[31:2] 为地址总线, 在本地总线申请使用成功信号返回且本地总线位宽使能有效后, 开始输出地址信号。ADS# 为起始信号, 表明地址总线有效且开始一个有效的总线访问, 同时一个周期后就可以读数据或者写数据了, LW/R# 低电平为读高电平为写。为了与 PCI9056 进行高效的数据通信, FPGA 里面必须有相应的本地数据通信接口。

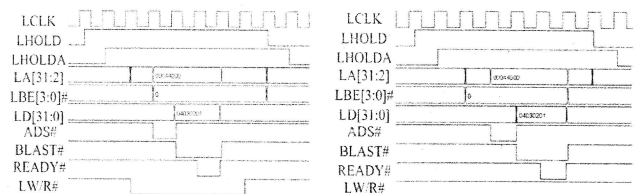


图 3 PCI9056 本地连接读写时序

4 总结

本文设计了双冗余 AFDX 终端系统, 并分析了整个硬件系统的各个模块的设计和功, 为 AFDX 网络交换机的研发打下了良好的基础。CC

参考文献

- [1] Charara H, Scharbag J L, Ermont J, et al. Methods for Bounding End-to-end Delays on an AFDX Networks

(下转第 68 页)